

**This Page Is Inserted by IFW Operations
and is not a part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- **BLACK BORDERS**
- **TEXT CUT OFF AT TOP, BOTTOM OR SIDES**
- **FADED TEXT**
- **ILLEGIBLE TEXT**
- **SKEWED/SLANTED IMAGES**
- **COLORED PHOTOS**
- **BLACK OR VERY BLACK AND WHITE DARK PHOTOS**
- **GRAY SCALE DOCUMENTS**

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

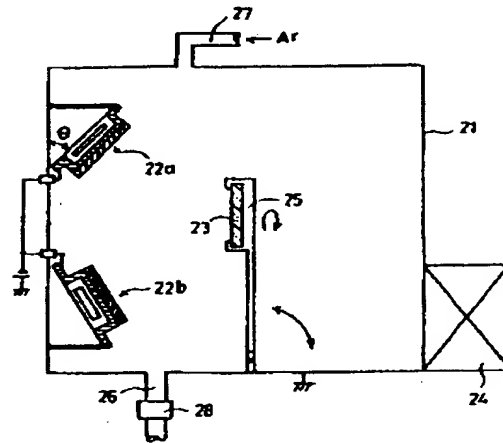
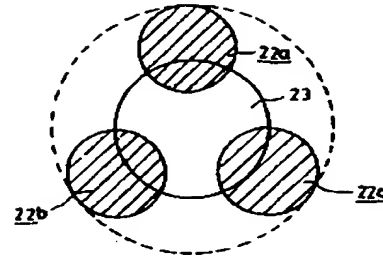
PUBLICATION NUMBER : 60131967
PUBLICATION DATE : 13-07-85
APPLICATION DATE : 19-12-83
APPLICATION NUMBER : 58240548

APPLICANT : FUJITSU LTD;

INVENTOR : TABUCHI SHUJI;

INT.CL. : C23C 14/34 H01L 21/203 H01L 21/285

TITLE : SPUTTERING METHOD



ABSTRACT : PURPOSE: To form a film having a uniform thickness distribution by sputtering on a substrate of a large diameter by placing plural sputtering guns so that they confront the substrate to be processed.

CONSTITUTION: Plural planar magnetron sputtering guns 22a, 22b, 22c are placed at prescribed positions of a side wall of a chamber 21 so that they confront a substrate to be processed such as a semiconductor substrate 23 at a prescribed angle each. The chamber 21 is evacuated, and gaseous Ar or the like is introduced to adjust the degree of vacuum. Negative high voltage is applied to each of the guns 22a, 22b, 22c, and the constituent element of a target such as Al is deposited on the substrate 23 by sputtering to form a film. Even when the substrate 23 has an increased diameter, uniform step coverage and a uniform thickness distribution can be attained without increasing the caliber of the sputtering guns.

COPYRIGHT: (C)1985,JPO&Japio

⑨ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-131967

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)7月13日

C 23 C 14/34
H 01 L 21/203
21/285

7537-4K
7739-5F
7638-5F

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 スパッタ方法

⑯ 特 願 昭58-240548

⑰ 出 願 昭58(1983)12月19日

⑱ 発 明 者 田 渕 修 司 川崎市中原区上小田中1015番地 富士通株式会社内

⑲ 出 願 人 富 士 通 株 式 有 限 公 司 川崎市中原区上小田中1015番地

⑳ 代 理 人 弁 理 士 松 岡 宏 四 郎

明 細 書

1. 発明の名称

スパッタ方法

2. 特許請求の範囲

被処理基板に対し、複数のスパッタガンを所定角度に対峙させて、前記被処理基板上にスパッタ膜を被着するようにしたことを特徴とするスパッタ方法。

3. 発明の詳細な説明

(a) 発明の技術分野

本発明はスパッタ方法に係り、特に一枚取りの大口径化被処理基板上にスパッタ膜を被着するスパッタ方法の改良に関する。

(b) 従来技術と問題点

従来被処理基板、たとえば絶縁膜などの成膜を有する半導体基板上にアルミニウム金属膜などの配線層を形成する場合にはスパッタ方法が用いられ、単一のプレーナマグネトロングンを用いて第1図の模式的概略構成図に示すような装置によって半導体基板上に被着膜のスパッタが行なわれて

いる。

同図において1はチャンバ、2は該チャンバの側壁に設けられたプレーナマグネトロンスパッタガンであり、該スパッタガン2はターゲット8、該ターゲット8がロウ付けされた支持板4、支持板4内に収納され回転するマグネット5(回転機構は図示せず)より構成され冷却水によって水冷され、チャンバとは絶縁物によって絶縁封止されている。6は被処理基板(半導体ウエーハ)、7は基板ホルダー、8はガス導入管、9は排気管、10はコンダクタンス調整器、11はロードロック室である。

かかるように構成されたスパッタ装置を用いてたとえばアルミニウム金属を半導体基板6上にスパッタする場合にはまずチャンバ1内のターゲット機構を有する可倒式基板ホルダー7を倒して、その基板ホルダー7にロードロック室11より搬送された半導体ウエーハ6を取り付け、次いで基板ホルダー7を図示のごとくに立てて、ターゲット8に向い合わせる。次いで排気管9より約5×

10^{-7} Torr の高真空中に排気した後、ガス導入管 8 よりアルゴン (Ar) ガスを導入してチャンバ 1 内の真空度を $2 \sim 7 \times 10^{-8}$ Torr にコンダクタンス調整器 10 によって調整する。

次いでターゲット (アルミニウム金属) 8 に負の高圧 (約 500 V) を印加し又マグネット 5 によってターゲット上の電磁界によって高密度にプラズマが生成される。電離された Ar^+ が電界に引かれターゲットに衝突し、これによってターゲットの構成要素がたたき出され、ターゲットに対向して配置されている基板ホルダー 7 上の回転する半導体ウェーハ 6 上にたたきだされたターゲット構成要素 (アルミニウム) が付着し、スパッタ膜が半導体ウェーハ 6 上に形成される。

所でブレーナマグネトロンスパッタ方式によるスパッタ方法は高密度で成長速度が高く、又配向性がよいので、段差を有する半導体基板 6 上にスパッタ膜を付着する場合にはその膜厚分布とステップカバレッジ (Step Coverage) を良くするためにターゲットの口径と半導体ウェーハ 6 の口

径比を約 2 : 1 になるようにして用いられている。

しかしながら最近の半導体ウェーハ 6 の大口径化に対してスパッタガン 2 の口径は、前記 2 : 1 の口径比にすることはターゲットの製作上、或は取扱い上からも困難であり、そのため第 2 図の半導体ウェーハ断面図に示すように半導体ウェーハ 6 の中心部の段差部 6a においてはアルミニウムのスパッタ膜 12 の膜厚及びステップカバレッジは良好であるがウェーハ 6 の周辺の段差部 6b においては外側からの被覆物の飛来が少ないため図示したようなステップカバレッジの悪い、又膜厚分布の不均一な形状が形成され、半導体ウェーハ 6 全面に膜厚分布及び良好なステップカバレッジが取れない問題があった。

(c) 発明の目的

本発明の目的はかかる問題点に鑑みなされたもので、一枚取りの大口径化の被処理基板においても膜厚分布の均一性及び良好なステップカバレッジの分布のスパッタ膜を形成することが可能なスパッタ方法の提供にある。

(d) 発明の構成

その目的を達成するため本発明は被処理基板に対し、傾斜のスパッタガンを所定角度に対峙させて、前記被処理基板上にスパッタ膜を被着するようにしたことを特徴とする。

(e) 発明の実施例

以下本発明の実施例について図面を参照して説明する。第 8 図は本発明の一実施例のスパッタ方法を実施するためのスパッタ装置の模式的概略構成図、第 4 図は上記装置におけるブレーナマグネトロンスパッタガンと被処理基板 (半導体ウェーハ) との位置関係を説明するための透視図であり、前図と同等の部分については同一符号を付している。

第 8 図においてチャンバ 21 の上下側辺部の所定位置に例えば 8 個のブレーナマグネトロンスパッタガン 22a, 22b, 22c (第 4 図参照) が設けられ、それぞれのスパッタガンには第 1 図と同様にターゲット 8 とマグネット 5 とが取り付けられ、それらのブレーナマグネトロンスパッタガン

は所定角度 (θ) に被処理基板例えば半導体基板 23 に対して対峙させている。

かかる構造のスパッタ装置を用いて半導体基板 23 上に例えばアルミニウム配線層を被着する場合には、予め倒した可倒式基板ホルダー 25 にロードロック室 24 より搬送された半導体ウェーハ 28 を取りつけ、次いで図示のように基板ホルダー 25 を立てた後に、排気管 26 より約 5×10^{-7} Torr の高真空中に排気し、更にガス導入管 27 よりアルゴン (Ar) ガスを導入してチャンバ内の真空度を $2 \sim 7 \times 10^{-8}$ Torr になるようにコンダクタンス調整器 28 によって調整する。

次いで上記 8 個のブレーナマグネトロンスパッタガン 22a, 22b, 22c (図はマグネトロン、水冷機構など省略して簡略化している) にそれぞれ負の高電圧 (約 500 V) を印加し、ターゲット (アルミニウム金属) 上の電磁界によって高密度にプラズマが生成され、電離された Ar^+ が電界に引かれターゲットに衝突してターゲットの構成要素がたたき出され、基板ホルダー 25 上の回転する

半導体ウエーハ上にたたく出された構成要素(アルミニウム)が被覆し、スパッタ膜が形成される。

プレーナマグネトロンスパッタガン22a, 22b, 22cの角度は夫々たとえ60°, 45°, 80°と独立して調整され、半導体基板28上に飛来して被覆するアルミニウム粒子の配向性を変えることによって半導体基板28上に形成されるスパッタ膜の膜厚分布及びステップカバレッジが良好になるように調整される。

又第4図の透視図から明らかなように半導体ウエーハ28と8個のプレーナマグネトロンスパッタガンの配置により半導体ウエーハの大口径化に対してもスパッタガンの口径を大きくすることなしに角度調整によって均一なステップカバレッジと膜厚分布を得ることが可能となりスパッタガンの口径は半導体ウエーハの口径の大型化によってそれ程影響をうけることはない。

第5図にかかる構成によって形成した半導体ウエーハ28のスパッタ状態を示す模式的要部断面図を示す。

第1図は従来方法を実施するためのスパッタ装置の模式的概略構成図、第2図は従来方法によって形成されたスパッタ膜の状態を説明するための要部断面図、第3図は本発明の一実施例を実施するためのスパッタ装置の模式的概略構成図、第4図は上記装置におけるプレーナマグネトロンスパッタガンと被処理基板との位置関係を説明するための透視図、第5図は本発明によるスパッタ方法によって形成された被処理基板上のスパッタ状態を示す模式的要部断面図である。

図において、21はチャンバ、22はプレーナマグネトロンスパッタガン、28は被処理基板、24はロードロック室、25は基板ホルダー、26は排気管、27はガス導入管、28はコンダクタンス調整器を示す。

同図において段差を有する半導体ウエーハ28の中心部28aと周辺部28bともスパッタ膜29のステップカバレッジ及び膜厚の分布は良好に形成されている。これは複数のプレーナマグネトロンスパッタガンが所望角度に配置された状態によって中心部及び周辺部においても同等にアルミニウム粒子の飛来すること起因するものである。

(D) 発明の効果

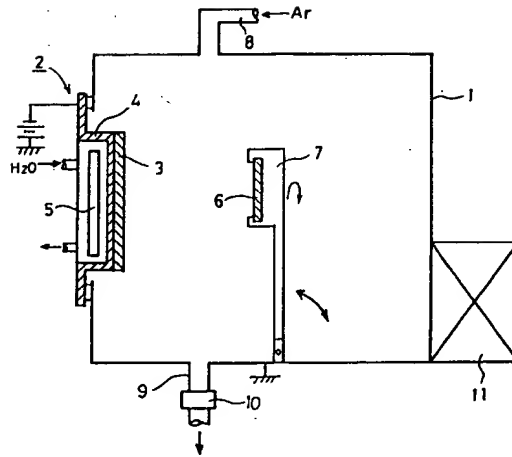
以上説明したごとく本発明によれば被処理基板に対し、複数のスパッタガンを所望角度に対峙させて前記被処理基板上にスパッタ膜を被覆することにより、被処理基板の大口径化時においても膜厚分布の均一性、及びステップカバレッジの良好な分布を得ることが可能となり、品質向上に効果がある。尚本実施例においては、8個のプレーナマグネトロンスパッタガンを用いたスパッタ方法について説明したが必要によっては更に数量を増加して用いることも可能であり本発明の請求範囲を制限するものではない。

4. 図面の簡単な説明

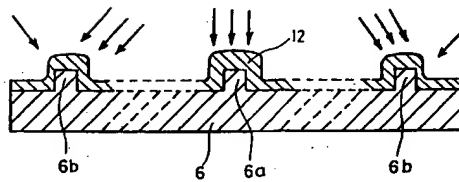
代理人 井垣士 松岡 宏四郎



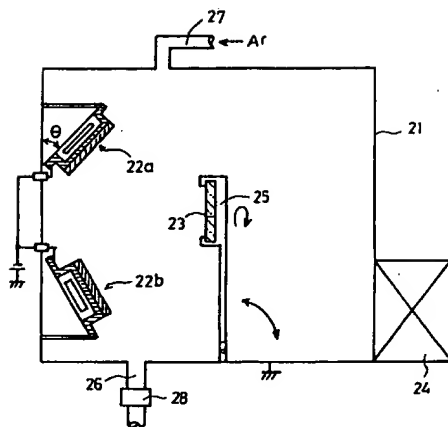
第 1 図



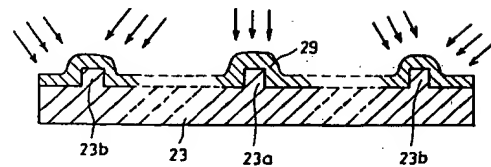
第 2 図



第 3 図



第 5 図



第 4 図

